This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

08-272479

(43) Date of publication of application: 18.10.1996

(51)Int.CI.

G06F 1/08 G06F 1/04

H03K 3/02 H03K 23/64

(21)Application number: 07-075855

(71)Applicant: NKK CORP

(22)Date of filing:

31.03.1995

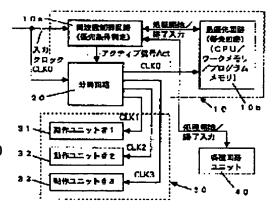
(72)Inventor: SASAKI YASUKI

(54) VARIABLE CLOCK GENERATION DEVICE

(57)Abstract:

PURPOSE: To suppress increase of the current consumption of a power supply without deteriorating the overall system performance.

CONSTITUTION: A variable clock generation device supplies the clocks to the units 31 and 32 which operate by a high speed clock CLKO or a low speed clock CLK1. Then the generation circuit is provided with a signal switch circuit (dividing action decision circuit) 10 which produces a switch signal Act to switch the clock frequency when a prescribed order (processing start/end) is received, and a variable clock supply circuit 20 which supplies the clock CLKO to the unit 31 and also the clock CLK1 to the unit 32 respectively in a 1st operating environment (highest priority circuit operation) that is decided by the contents of the instruction and the signal Act and then supplies the clocks CLKO to both circuits 31 and 32 in a 2nd operating environment (highest priority circuit non-operation) that is decided by the contents of the instruction and the signal Act.



(数甲状态) 第一屆完合 第十年

配称許公数 (v) _ ≰ (2) (18)日本国特格庁 (JP)

(二) 本作出量公司。中

特開平8-272479

(43)公園日 平成8年(1996)10月18日

(51) Int.CL.		#BIE:	中内集组集中	P.1			供養表別
G 0 6 F	1/08			G06F	1/04	320B	
	1/04	301				301C	
H03K	3/05			H03K	3/05	7	
	79/67				23/64	ၒ	

審査部段 未確保 解余項の数7 OL (全11 頁)

(71)出場人	平成7年(1936) 3月31日	東京都千代田区九の四一丁目1巻2号本郷市大公社100円 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	
(21) 田田春季	(22) (4) (1) (1)		

(54) [発明の名] 可要クロック発生位制

[目的] 全体的なシステム性館を落とすことなく虹磁消

生する信号切換回路 (分周動作決定回路) 10と:前記 Kiで動作するユニット31およびCLK0またはCL KIで動作するユニット32にクロックを供給するもの ときにクロック周波敷を切り換える切換信号Actを発 命令の内容と信号Ac1の内容に応じて決まる類1の動 し、前配命令の内容と信号Actの内容に応じて決まる 1 および3 2にCLK0を供給する可敷クロック供給回 [構成] 高遠クロックCIK0または低遠クロックCL こおいて、所定の命令(処理関始/終了)が入力された 作母弟(最優先回路製作)では、ユニット31にCLK 第2の動作環境(最優先回路非動作)では、ユニット3 0を供給するとともにユニット3.2にCLK1を供給 省20とを備える。

M63=2761 MALEY POR 10011111

ク周波数で動作する類1ユニットおよびこの類1のクロ ック周波数または第2のクロック周波数で動作する第2 ユニットにクロックを供給するものにおいて、

所定の命令が入力されたときにクロック周波数を切り換 える切換信号を発生する切換信号回路と;前配所定の命 令の内容と前配切換信号の内容に応じて決まる第1の動 **がに前配類1のクロック周波数を供給するとともに前配** ロック周波数を供給し、前配所定の命令の内容と前配切 模信号の内容に応じて決まる第2の動作環境では、前紀 第1ユニットおよび第2ユニットの他方に前配第2のク ロック周波数を供給する可変クロック供給回路とを備え 作蝦塊では、前配第1ユニットおよび第2ユニットの一 第1ユニットおよび第2ユニットの双方に前配第1のク たことを特徴とする可変クロック発生装置。

【請求項2】前紀第1の動作環境において、前紀第1ユ **ドットへのクロック供給労働タイミングと前配額2コニ** ットへのクロック供給切換タイミングとをずらす手段を さらに偉えたことを特徴とする請求項1に記載の可変ク

7周政教で動作する第1ユニットおよびこの第1のクロ ック周設数、第2のクロック周設数または第3のクロッ ク周波数で動作する第2ユニットにクロックを供給する 【請求項3】節1のクロック周波数または第2のクロッ

の命令が入力されたときにクロック周波数を切り換える 2 均換信号と第3の組み合わせで決まる環境では、前記 第1の命令が入力されたときにクロック周披敷を切り換 える第1切換信号を発生する第1切換信号回路と:第2 知後信号と前記第2切後信号との第1の組み合わせで決 まる最境では、前記第1ユニットおよび第2ユニットに 前記第1のクロック周段数を供給し、前配第1切換信号 と前記第2切換信号との第2の組み合わせで決まる環境 では、劇配第1ユニットおよび第2ユニットに前配第2 のクロック周波敷を供給し、助配第1切換信号と前配第 第1ユニットおよび第2ユニットに前配第3のクロック **隊改数を供給する可愛クロック供給回路とを個えたこと** 第2切換信号を発生する第2切換信号回路と;前配第1 を特徴とする可索クロック発生装置。

[請収項4] 前配第2または筋3の組み合わせ環境にお いて、前配第1ユニットへのクロック供給切換タイミン とをずらす手段をさらに備えたことを特徴とする請求項 グと前起第2ユニットへのクロック供給切換タイミング 3に記載の可変クロック発生装置。 ク周波敷で動作する第1ユニットおよびこの第1のクロ ック周波数または第2のクロック周波数で動作する第2 ユニットにクロックを供給するものにおいて、 所定の命令が入力されたときに、その命令の内容に応じ

【精水項5】第1のクロック周波数末たは第2のクロッ

応じて快まる複数の選択信号を発生する選択回路と:前 し、 位配複数道収信号の街の1つにより道収され、位配 **配徴数選択信号の1つにより選択され、前配複数切換信** ユニットおよび第2ユニットの一方に側配類1のクロッ ク周波数を供給するとともに自己第1ユニットおよび第 複数划機信号の他の1つの内容で決まる第2の動作環境 では、食気祭コユニットおよび第2ユニットの位方に飲 記算1のクロック周被数を供給するとともに前配第1ユ ニットおよび類2ユニットの一方に前起類2のクロック 4の1つの内容で決まる第1の動作環境では、前配第1 周故数を供給する可愛クロック供給回路とを備えたこと 2ユニットの他方に前記算2のクロック周波数を供給 を特徴とする可償クロック発生装置。

[請求項6] 第1のクロック周設数末たは第2のクロッ ク周段数で動作する第1ユニットおよびこの第1のクロ ック周政数または第2のクロック周政数で動作する第2 ユニットにクロックを供給するものにおいて、

所定の命令が入力されたときにクロック周散数を切り換 える切換信号を発生し:前配所定の命令の内容と前配切 製信与の内容に応じて決まる第1の動作環境では、追認 第1ユニットおよび第2ユニットの一方に前配第1のク ロック周波数を供給するとともに向配第1ユニットおよ **び第2ユニットの他方に勃起第2のクロック函数数を供** たし: 前配所定の命令の内容と前配切機信号の内容に応 **び第2ユニットの双方に前起第1のクロック周被数を供** じて改まる類2の動作環境では、前記第1ユニットおよ 恰することを特徴とする可索クロック発生方法。

[綿水項7] 前配類1の動作環境において、前配筋1ユ **ニットへのクロック供給均衡タイミングと的配給2ユニ** ットへのクロック供給知識タイミングとをずらすことを 6位とする請求項6に記載の可索クロック発生方法。

[発明の詳細な段明]

[産業上の利用分野] この発明は、システムを構成する 各処理部への動作クロックをシステムの協働状況に応じ てダイナミックに変更できる可索クロック発生物量およ び可変クロック発生方法に関する。

[0002]

ック型パーソナルコンピュータにおいて、その内部の低 [従来の技法] パーンナケコンパュータなどのアジタラ 设置は、組々なクロックで動作する複数の処理部を含ん C、内部レジスタを用いた整数保算または浮動小数点値 降の処理部は最高のクロック局被数で動作させ、その値 **外に低いクロック 超散散で動作させる、といったことが** 単処理中に行われる後後命令のロード/ストア等は相対 行われる。あるいは、たとえばパッテリ幇助のノートブ 当1/0数質(8 ピットモデムカードなど)を1MH z でいる。たとえばマイクロコンピュータチップにおい

3

てクロック周波敷を切り換える複数の切換信号を発生す

特間平8-272479

クロックで動作させ、システムパスを8MH g で動作させ、ピットマップ画像出力処理などの頂たい処理を行う部分を16MH g で動作させる、といったことが行われ

【0003】デジタル処理技費においては、その電源計算程品は動作クロック周投費には関して増加する (装置内部には関ロのの予定を成分に対する単位の周辺とりの完成信回数がクロック 周波数に比例して増えるため)。 たとえば 1 MH * クロックのデジタル処理カードが5 V 1 0 0 mAの電配で動作している場合、製作クロックを8 MH * に上げると電販部費電流は8 0 0 mAに増えてまり。 消費電流が増えるこの電流が増加る船分の路部が増え、場合によっては技能対策が必要になる。またペッテリ動作の機器ではバッテリの連続使用可能時間が組入なるという問題も生じる。

[0004]上記回因を解域するためには、次のような処況が必要となる。すなわち、海遊動作が必要な物で開所でけに高速クロック(最高クロック用政験)を供給し、その海遊クロックの分が動作中では、高速動作を必要としない他的分のクロック用政教を大幅に下げ、あるいは動作不契の回路的分はフロック周政教をセロとして回路動作を中さる。このようにすると、必要な網所は高速で動かしながら、教政会体としてみれば低級消費電流を比較的小さく行きえることが可能となる。

「発明が解決しようとする課題」高速クロックを必要と する例所が常に高速クロックを必要としているとは限ら ないが、いつ高速クロックが必要となるかが分からない ときは、高速処理部分には常に高速クロックを供給し、 低速処理部分には常に低速クロックを供給し、 は低速処理部分のクロックを通行にある。ことになる。 そうすると、高速処理が必要でない別間においても高速 処理部分が高速クロックを発行ながら大きな配慮を表 が関係分が高速クロックを受けながら大きな配慮を減を 計算し扱けているので、上配電販品質配流を効果的に押さえることには配

「0006]また、電板消費電流を効果的に押さえるために一部のクロック供給を無強作に止めてしまうと、クロック供給を止められた回路部分の動作が完たによってしまいそこでの処理が中断する。この動作等に限まってしまいては、クロック供給を再開しても自己復帰できず、システムの立ち上げ(リブート)からやり低さなければちないが確か生じるおれるも。この問題をクリアでもも場合であっても、クロックの部分的な外にはシステム全体の代配低下に繋がる可能性が高いので、クロックを止めることのできる関係的分は関係とはシックを止めることのできる国際的分は関係している。

ップをLEのここのできる自動の取びは解りましてる。 【0007】この発明の目的は、必要な簡分へ必要な時にだけ高速クロックを供給するようにしてシステム性的を格とすことなく電源消費を確全的えることのできる可愛クロック発生力はを提供することである。

10000

(収回を解決するための手段)上配目的を達成するため こ、第1のクロック周被数(南遊クロックCLK0)ま たは第2のクロック周数数(低温クロックCLK1)で 助作する第1ユニット (31) およびこの第1のクロッ ク周波数または第2のクロック周波数で動作する第2ユ ニット(32)にクロックを供給するこの発明では、所 る切後信号(Act)を発生し:前配所定の命令の内容 と前配切機信号 (Act)の内容 (0/1)に応じて決 まる第1の動作環境(最優先回路動作)では、前記第1 ユニット (31) および第2ユニット (32) の一方に 定の命令が入力されたときにクロック周政数を切り換え 的的第1のクロック周数数(CLKO)を供給するとと もに前配第1ユニット (31) および第2ユニット (3 2)の他方に前配第2のクロック周波数 (CLK1) を および第2ユニット (32) の双方に前配第1のクロッ (最優先回路非動作) では、前配第1ユニット (31) () の内容 (0/1) に応じて快まる第2の動作環境 共給し:前起所定の命令の内容と前配到後信号(A c ク脳故敷 (CLKO) を供給するようにしている。 [6000]

「作用」システムの範囲状況 (入力命令の内容) に応じてシステムを構成する各処理節 (類1、第2ユニット) への動作のロックをダイナミックに変更することにより、必要な部分へ必要な時 (第1の動作機場) にだけ高速のロック (CLKO) を供給するようにして、システム性能を落とすことなる電腦消費を得さえる。

【実施例】以下、岡面を参照して、この発明の一実施例に係る可能クロック発生装置ねよび可変クロック発生法 に係る可能クロック発生装置ねよび可変クロック発生方 在を説明する。

00100

[0011] 図1は、この発明の一実施例に係る可変クロック現生装置を含むシステムの構成を示す。また、図2は、この装置の動作を限明するタイミングチャートでまま。

【0012】入力クロックCLKのは、図示しないシステムクロック発生回路から得ている。たとえば16MH 2のクロックCLKのを得る場合、このシステムクロック発生回路は、32MHェの木品羽盤器と、その出力を デューティ比50%にの類形数に対形器形であってフップ フロップ(1/2分周器)で構成できる。このシステム クロック発生回路をCMOS回路で構成しておくと、この現在回路の電源消費電流は強かなものにできるので、このシステム の現在回路の電源消費電流は強かなものにできるので、このCMOSクロック発生回路の生態自体の発展的作者のできる。このようと、このRMOSの電源に強かなものにできるので、ことはしない。

[0013]上記システムクロック発生回路からのクロックCLKのは、タイミング信号として分類動件決定回路(到後信号回路)10に与えられるとともに、分隔回路20に入力される。この回路10は、クロック周接数別級動作(分周比較定動件)4回額する周接数回額回路

10 m と、たとえばクロックCLKので動作するCPUおよびメモリなどで構成される最優先回路(または優先回路)10 b とを含んでいる。周夜数回回路10 mの動作開始および動作停止は、最優先回路10 b または各種回路ユニット40からの処理開始/祥了入力(信号あるいは命令)によって問題される。

【0014】分別動作改定回路10において、最優先回路(または優先回路)10もの内部CPUから周級数的回題に1014、少型列の企力があった。 R級数的回路1014、プロッグでしたのカイミングでその動作を開始手も、その数、所定の条件(最優先条件また124を持ち、たとえば、パーソナルコンピュータのメインCPU(因示せず)が最高速度で動作す必要のない状態(ユーザからのキーボード入力符ち状態など)が活度の間(たえば1分)が終くと、ある最優先条件(または優先条件)が構成され、システムタロックの関級数を印刷の開発、が構成を目れ、システムタロックの関級数をよれらが周数数回路的10はアクティブ符号Actを形と、分尾動作決定回路10はアクティブ符号Actを形と、分尾型的作決定回路10はアクティブ符号Actを

1動作ユニット31~第3動作ユニット33に供給され 【0015】 アクティブ信号Aciは、分周回路20に 人力される。分周回路20は、「システムクロック周波 数を落とす」内容の命令に対応したアクティブ信号Ac tを受けている期間中 (図2のts~te;ある最優先 しK3は、それぞれ、動作ユニット群30を構成する剪 【0016】分周回路20は、アクティブ信号Aciを 受けると(t s)、入力クロックCLK0のクロックタ イミングセクロックCLKOも届々に分局し、1クロッ クろつずれたタイミング(1.1, 12, 13) で、たと えば1/2に分周されたクロックCLK1~CLK3を 発生する。 いうしてむられた保護クロックCLKI〜C それぞれ、供給された低速クロックCLK1~CLK3 により、少ない危限消費電流でもって、必要十分な動作 条件が确足されている期間)、最優先回路動作に入る。 る。第11巻作ユニット31~第3巻作ユニット33は、 速度で所定の処理を実行する。

【0017】ここでの「最優先回路動作」とは、特定回路部分への「システムクロック函数数を格とす」ことを及優先させる動作をさいるの報告の形式のよう。数すると、この特定回路部分をあ過りロックで動作させていて何等回路がなくても、あるいは高速のエックで動作していた方が他の回路の分の動作選供上有が10、「最優先回路動作」では、この中位回路のおいステムからは、「最優米育社もも、さらに別の書い入をするならば、「最優米回路部外1、フロック同次数が得とされる中に回路が行り、フロック同次数が得とされる中に回路の動作、クロックの表表がは、同路服分の方が、動作能上最優大、あるいは単に優先、される。「0018】また、ここでの「最優先条件(または億分)とは、図示しない他回路の動作状況件に持ちら

ず、第1数作コーント31~数3数作コーント33~供着される勢作ションクCLK1~CLK3を1/2に分届しても成りを作ったる。

【0019】たとえば、動作コニット31が16MHFクロックで動作している場合にある処理を関始してからか短時に関係してからからによるでは、サインにアリーであっているプログラムにとって、この処理をリクエストしてからその結束を得るまで2ms以上符てるときは、動作コニット31が8MHFクロックで動作してもかまわないことになる。このような場合(2ms符で5)に、耐能「最優先条件(または優先条件)」が确定され、分配動作政定回路10。(阅数数回即回路10。)は、人力クロックに1Kのを1/2分周させるためのアクティブ信号Aciを

[0020]上記説明から明らかなように、この実施的で述べている「数優光条件(または優光条件)」とは招でまべている「数優光条件(または優光条件)」とは招信された内容のものではなく、システム構成や設局中のプログラムの内容によって適定表更され得る。

【のの21】クロックを落とした第1動作ユニット31~約3動作ユニット3 4 対びの適とロックCLKので 動作する時間になると(図2の16)、周波教師的同院 10gは処理幹了人力を最優先回路10bのCPU(あるいは各種回路ユニット40)かち受情する。

【のの22】以上まとめると、次のようになる。まず最優先回路10ものCPUが(クロックを下げて節項を行うために)が理問始命令を困殺後回的回路10 mに入力する。この命令を受けると、超級後回即回路10 mは、命令内容に応じた「最優先条件」の何定を行い、この条件が確認されると、所定期間(因2の1 s ~ t o)及優先助作業別ではファック超数数を称とした分だけ電線を指述が成域される。

。 【0024】まず、高端クロックを必要としない低極光度のユニットへのクロック周数数を下げるから、その分間発数を下げるから、その分間発数を取ります。 10025]クロックを下げる製作コニットが複数もも自むでは、キュニットの分面タイミングを中心している個区2011~13)。 するとクロック窓町母点での間製造機だーク (パケス状) が回り型に独中中す、クロック機関に存む程度ノイメンペルが小れなる。10たち、装成本1Cたしたを会において、1Cパッケージの自覧にソ、グランドにどの教を構ちしても(1Cピンキ中様する部分の程度インピーゲンスは高くなるが)、クロック窓町に伴う指数ノイズンペルで回路製作にボリーが出にくなる(特級ピン、グランドにどの教を減られれば、1Cパッケージのコストを下げることができ

€

₩ M F 8-272479

100271分周回路20は、超波数的即回路101aからのアクティブ信号Act1および超波数期回路102aからのアクティブ信号Act2の組み合わせの内容ににて人力クロックCLK0を分別して、4種類のクロックCLK1~CLK4を、それぞれ4つの動作ユニット31~34に与える。各動作ユニット31~34にはえるした1~CLK1の超波数に対にした通道で、自身の処理を実行するようになってい

【0028】分屋回路20はまた、入力クロックCLK0を第1の後先回路102bに与える。クロックCLK0のタイミングで動作する第1の億先回路101bはCPUを含んでおり、このCPUが代行するプログラムの送行状態に応じて、適宜、処理開始/替了入力#1(第1の処理開始の合#1)が発生される。同様に、クロックCLK0のタイミングで動作する第2の後先回路102bらCPUを含んでおり、このCPUが実行するプログラムの実行状態に応じて、適宜、処理関始/辞了入力#2(第2の処理開始の作まし、過程、処理関始/辞了入力#2(第2の処理開始の#2)が発生される。

[0029] 周披敷朝御回路101aは、優先回路10 1bから処理関的/除了人力#1を受け吸ると、所定の条件(優光条件1)が関たされたときにアクティブ哲サムc11を発生する(図5の時間1s1)。同様に、周徴に、超投製制御回路102aは、優先回路102bから処理開始/株了人力#2を受け取ると、他の所定条件(優先条件2)が満たされたときにアクティブ信号Ac12を発生する(図5の時間1s2)。

【のの3の】アクティブ指导Act1およびAct2 は、分周回路2のに人力される。分周回路2のは、「システムクロック周数数全格とす」内容の命令に対応したアクティブ信号Act1およびAct2の組み合わせを受けている期間中(図2の151以降;第1または第2の優先条件が構定されている期間)、優先回路動作に人 【0031】図4は、アクティブ信けAcに1およびAcに12の組み合わせとクロックCLKのに対する4種類の分別動作との対応関係を倒示する質理値設である。 処理期始命令 (処理関始/解了人力) #1および#2の内容によって決まるアクティブ信けAcに1およびAcに2の組み合わせが0人の場合は、4種類のクロックCLK1~CLK4が5少ロックCLK1~CLK4本やの函数数は人すなわらクロックCLK1~CLK4本やの函数数は人

カクロックCLKOと同じになる。

【0032】処理関始命令(処理関始/株プ人力)# 1 および# 2の内容によって決まるアクティブ信号A c 1 1およびA c 1 2の組み合わせが0 / 1の場合(あちい は1/0の場合)は、4種類のクロック C L K 1~C L K 4 に対する分周比は全て「2」となる。すなわちクロ ック C L K 1~C L K 4 各々の周段数は入力クロック C L K 0の1/2になる。

[0033] 処理関始命令(処理関位/終丁入力) # 1 およびは2の内容によって改まるアクティブ信号A c t 1 およびA c t 2の組み合わせが1/1の場合は、4種 覧のクロックC L K t ~ C L K 4 に対する分屑に注ぐ [4]となる。すなわちクロックC L K 1 ~ C L K 4 4 *の周段数は入力クロックC L K 001/4になる。

【のの34】ブクティブ借りAct1およびAct2の 国み合わせが時間とともに変化する場合は、優先回路1 01bおよび102bの動作とそれに伴うクロックCL K1~CLK4の周投数変化は、たとえば図5に示すよ うになる。

【0035】 すなわち、時間 ts L以前では、アクティブはりへ t ti およびみ c t 2の組が合わせが0/0なので分周比は「1」であるから、クロックCLK 1~こに4の周波数は人力クロックCLKのと一致してい

[0036]時回にslからにs2の回では、アクティブ信号AcにlおよびAcに2の組み合わせが1/0なので分割には「2」となる。すると、クロックCLK 1、CLK2、CLK3、CLK4の値で、それらの高 複数が人力クロックCLK0の1/2に変化する(時間に1、12、13、14)。

[0037] 時間 s 2以降では、アクティブ信りA c i tおよびA c i 2の組み合わせが1/1なので分別は は f 4 j となる。すると、クロックCLK i、CLK 2、CLK3、CLK4の値で、それらの周波敷が人力 クロックCLKのの1/4に変化する(時間 i 2 l、i

22、123、124)。 [0038] その後アクティブ信号AcilおよびAc 12の組み合わせがの/のに戻ると、優先回路動作が終 了し、クロックCLK1~CLK4は入力クロックCL KOの周波数と同じに戻る。このクロック周波数の復補 は、優先回路101bおよび/または102bから図示

[0039] つまり、優先回路101bおよび102bのCPUがそのプログラム実行中に処理関始命令(処理 別始/除了人力) #1および#2を阅读後側御回路10 1aおよび102aへ適宜与えることにより、各動作コニット31~34は、適宜変更されたクロックCLK1 っCLK4の周談数に対応した選度で、自身の処理を実 行する。このクロック周談数のダイナミックな変更(クロック以設数低く)により、全体として、制作コニット

群30の位置消費租赁(権力消費量)を減らすことがで

【0040】上記実施例は、次のような作用効果を持

[0041]優先回路(1015、1025)を被数用いることにより、分項回路20における分類の組み合わせ数を始やすことができるから、異なるクロックで配件である数のコニットで保成される複雑なシステムへ、この発明を応用できる。

【の042】図6は、この発明のさらに他の実施的に係る可償クロック発生装置を含むシステムの構成を示す。 多可償クロック発生装置を含むシステムの構成を示す。 また、図7はこの装置の動作を説明するフローチャート [0043] 國示しないCPUからの命令コードは分類 動作決定回路10内部の命令アコーダ110に入力され る。デコーダ110は、入力された命令の内容に応じた 組み合わせで、3種類のアクティブ借号Act1ーAc 13を発生する。これらのアクティブ借号Act1ーA c13は、ゲートアレイなどで構成される選択回路12 0とともに、分周回路20内のアンドゲートG21〜G 23の第1人力端に与えられる。分別回路20内のアンドゲートG21〜G 23の第1人力端に与えられる。分別回路20内のアンドゲートG21〜G

【0044】 アンドゲートG21は、アクティブ借与Acilが「1」レベルのときにだけ、入力クロックCLKのを類1の分園回路21〜供給する。回接に、アンドゲートG22はアクティブ信号Aci2が「1」レベルのときにだけ入力クロックCLKのを第2の分級回路22〜供給し、アンドゲートG23はアクティブ信号Aci3が「1」レベルのときにだけ入力クロックCLKのを第3の分級回路23〜供給する。

[0045] 第1~第3の分周回路21~23は、違状回路120から「1」レベルの選択信号5L1~5L3 を受けているときにだけ分周回路動作を行う。選択信号 5L1~5L3それぞわのレベルは、アクティブ信号A c11~Ac13の組み合わせによって決定される。 [0046] たとえば、デコーダ110に人力されたゆ 合をデコードした結果(図7のステップST10)、整 数値算ユニット(ALII) 31の実行め合すれたげ(ス

(**■**CLK0) か製炉する。

[0047] 一方、そのときデュードされた命令(概数 資算コニット31の動作選度が設備先されている)が、 たとえばデータの(メモリあるいはレジスタへの)ロー ド/ストア命令を含んでおり、この命令を最高過で契行 する必要がないならば、分局回路22は信号51.2によ

り分別はが「2」に設定される(ステップST16)。 これによりロード/ストア即切ユニット32への柱筋柱 ばが低減される。また、存動小数点設算が実行されない 命令でわれば、倍りAc13=「0」がデコーダ110 から出力され、グートG23が非導面状盤になる。する と分周回路23へのクロック入力が停止され(ステップ ST16)、浮動小数点道第コニット(FPU)33は 影性を停止する(この場合、ユニット33は光と組力を 指数しない)。

| 00048| デコーダ1| 10に入力された命令をデコードした結果 (ステップST10)、ロード/ストア的脚コニット32の実行命令であれば (ステップST|2の#2)、ゲートG22を構造させる信号Ac(2=

「1」がデコーダ110から出力されるとともに、分類回路22の分類比を「1」にする信りら、2か回路22に供給される(ステップST18)。これにより、ロード/ストア超額ユニット32は最高温のクロックCLK2(=CLK0)で命令あるいはダータのロード/ストアを実行する。

[0049]一方、そのとをデコードされた命令(ロードンストア切印ユニット32の助作返送が最優がされている)が、たとえば整要確保命令を含んでおり、この命令を最高選で実行する必要がないならば、分周回路21は信号51により分周比が「2」に改定される(ステップST20)。これにより整数値算コニット31への電路電送が低減される。

100501また、そのとをデコードされた命令(ロード/ストア的キュット32の動作返近が破壊状されている)が、たとえば呼動小製点保算命令を含んでおり、この命令も最高速で実行する必要がないならば、分周回路23は信号513により分別にが「2」に表定される(ステップST20)。これにより得動小数点回算コニット33への电影は強が低減される。

[0051] デコーダ110に入びされた命令をデコードした結果 (ステップST10)、消動小機点図算コニット (FPU) 31の実行命令でわれば (ステップST12の#3)、ゲートG23を導通させる信けん c13 = [1」がデコーダ110から出力されるとともに、分は回路23の分類はを「1」にする信号SL3が回路23に供給される (ステップST22)。これにより、特勢小機系資算コニット33は最高温のクロックCLK3

[0052]一方、そのとをデコードされた命令(辞動 小概点領算コニット33の動作選度が最優先されてい 5)が、たとえばデータの(メモリあるいはレジスタへ の)ロード/ストア命令を含んでおり、この命令を最高 選で実行する必要がないならば、分周回路22は信号S L2により分周比が「2」に設定される(ステップST 24)。これによりロード/ストア間切ユニット32へ の塩酸塩液が低減される。また、被效値算が没行されて「

9

特图平8-272479

い命令であれば、信号Actl=「0」がデコーダ11 0から出力され、ゲートG21が非導通状態になる。 ナ ると分周回路21~のクロック入力が停止され (ステッ プST24)、 熱敷茵鉢ユニット (VLU) 31は動作 を停止する(この場合、ユニット31は殆ど電力を消費

[0053] 上記英施例は、次のような作用効果を持

[0054] これから実行しようとする命合内容に広じ に指定できる。すなわち、その命令内容では最高速クロ はクロックを止めることができる (止めてもエラーが出 マンスを実質的に落とさずに装置金体としての電弧消費 て最高速クロックで動作すべきユニットをダイナミック ックで動く必要のないユニットのクロックは適宜低下さ せ、その命合内容では全く動作不要なユニットについて ない場合)。そうするとシステム全体としてのパフォー **和液を効果的に減少させることができる。** 00055

に応じてシステムを構成する各処理部(31~33)~ の動作クロックをダイナミックに変更して、必要な部分 へ必要な時(最優先回路動作中:第1の動作環境)にだ る。これにより、システム性値を落とすことなく虹原箔 【発明の効果】システムの段節状況 (人力命令の内容) け高油クロック(CLKO)を供給するようにしてい 質粒液を押さえることができる。

[図画の簡単な配明]

|図1| この発明の一実施例に係る可変クロック発生装 【図2】図1の実施例の動作を説明するタイミングチャ 質を含むシステムの構成を示すプロック図。

【図3】この発明の他の実施例に係る可変クロック発生 【図4】図3の実施例の分周回路の動作を説明する真理 装置を含むシステムの構成を示すプロック図。

武规因。

【図5】図3の実施例の動作を説明するタイミングチャ 医

【図6】この発明のさちに他の実施例に係る可変クロッ [図1] 図6の実施例の動作を説明するフローチャー ク発生数限を含むシステムの構成を示すプロック図。

【作号の説明】

…分周回路#1、22…分周回路#2、23…分周回路 10…分周動作決定回路(切換信号回路)、10 a、1 b、102b…最優先回路、20…分周回路 (可変クロ ック供給回路)、30…動作ユニット群、31…動作ユ ド/ストプ)、33…動作ユニット#3 (FPU)、3 ニット#1 (ALU) 、32…動作ユニット#2 (ロー 4…動作ユニット#4、40…各種回路ユニット、21 01a、102a…周被敷制御回路、10b、101 #3. G21~G23...Tンドゲート。

[図2]

700	Act2		<u>'</u>	421 EZ1 EZ1 EZ1
Act 1			- E	19 11 12 13 14 18

9 0

0

机理開始/ 民アスカ

即作ユニット#1

ワークメモリ プログラム

メモリ)

小馬回路

20,

(CPU/

-アクティブ信号Act

2010

かん

CK0

SE 5

M鱼先回路 (優先回路)

格目の

阿波数制每回路 (展先条件社法)

(<u>医</u>)

4 0

0 6 /

CK3

場作コニット#3

40智回路 コニット

CK2

助作ユニット#2

Act 1/Act 2 ° ? ? 2 #2522 ** יירטרי^{ייי} AK LYCY A

[図]

ŧ £ **~**

ŧ

[图4]

8

6

